

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/DE05/000275

International filing date: 17 February 2005 (17.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: DE

Number: 10 2004 009 038.6

Filing date: 23 February 2004 (23.02.2004)

Date of receipt at the International Bureau: 29 April 2005 (29.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

BUNDESREPUBLIK DEUTSCHLAND

DE05/275

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung****Aktenzeichen:** 10 2004 009 038.6**Anmeldetag:** 23. Februar 2004**Anmelder/Inhaber:** Zentrum Mikroelektronik Dresden AG,
01109 Dresden/DE**Bezeichnung:** Verfahren und Anordnung zur Reduktion eines dy-
namischen Offsets bei der Verarbeitung unsymmetri-
scher Signalfolgen**IPC:** H 03 K 5/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 20. April 2005
Deutsches Patent- und Markenamt

Der Präsident
Im Auftrag

Aぐurks



LIPPERT, STACHOW, SCHMIDT & PARTNER
 Patentanwälte • European Patent Attorneys • European Trademark Attorneys
 Krenkelstraße 3 • D-01309 Dresden
 Telefon +49 (0) 3 51.3 18 18-0
 Telefax +49 (0) 3 51.3 18 18 33

Ad-ak/ak

23. Februar 2004

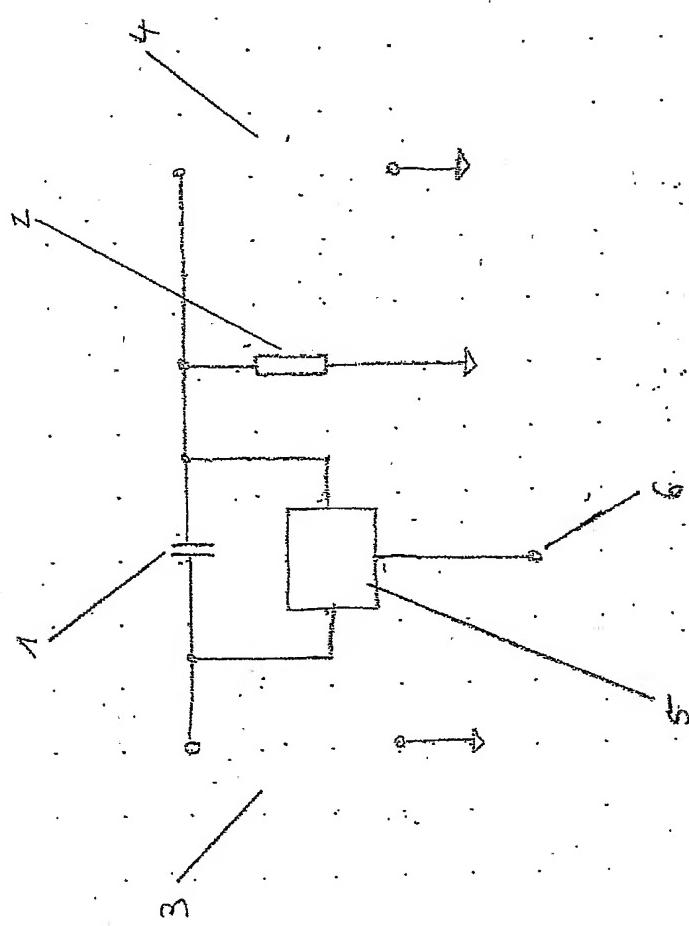
5 Zentrum Mikroelektronik Dresden AG
01109 Dresden

10 Verfahren und Anordnung zur Reduktion eines dynamischen
 Offsets bei der Verarbeitung unsymmetrischer Signalfolgen

Zusammenfassung

15 Der Erfindung, die ein Verfahren und eine Anordnung zur
 Reduktion eines dynamischen Offsets bei der Verarbeitung
 unsymmetrischer Signalfolgen betrifft, liegt die Aufgabe
 zugrunde, ein Verfahren und eine Anordnung zur Reduktion eines
 20 dynamischen Offsets anzugeben, womit eine Verringerung des
 störenden Einflusses auf nachfolgende Verfahrensschritte
 erreicht wird. Gemäß der Erfindung wird die Aufgabe
 verfahrensseitig dadurch gelöst, dass in jeder Impulspause eine
 Entladung der Kapazität um einen in Abhängigkeit von der Größe
 25 der Amplitude der eingangsseitigen Spannung des Hochpasses
 stehenden Betrages erfolgt. (Fig. 1)

Fig. A



LIPPERT, STACHOW, SCHMIDT & PARTNER
Patentanwälte • European Patent Attorneys • European Trademark Attorneys
Krenkelstraße 3 • D-01309 Dresden
Telefon +49 (0) 3 51.3 18 18-0
Telefax +49 (0) 3 51.3 18 18 33

Ad-ak/ak

23. Februar 2004

5 Zentrum Mikroelektronik Dresden AG
01109 Dresden

10 Verfahren und Anordnung zur Reduktion eines dynamischen
Offsets bei der Verarbeitung unsymmetrischer Signalfolgen

Die Erfindung betrifft ein Verfahren zur Reduktion eines
dynamischen Offsets bei der Verarbeitung unsymmetrischer
15 Signalfolgen, wobei eine aus Impulsen und Impulspausen
bestehende Signalfolge einer Hochpassfilterung mittels eines
eine Kapazität enthaltenden Hochpasses unterzogen wird.

Die Erfindung betrifft auch eine Anordnung zur Reduktion eines
20 dynamischen Offsets bei der Verarbeitung unsymmetrischer
Signalfolgen durch einen eine Kapazität enthaltenden Hochpass.

Signalfolgen, die aus Impulsen und Impulspausen bestehen,
treten beispielsweise bei der Übertragung von Informationen in
25 paketorientierten Datenübertragungsprotokollen auf, wobei ein
Paket aus einem oder mehreren Impulsen bestehen kann, welche
einer unsymmetrischen Impulsverteilung unterliegen.

Bei der Verarbeitung unsymmetrischer Signalfolgen über eine
30 eine Hochpassfunktion realisierende Anordnung kommt es, bedingt
durch den Hochpasscharakter, zur Erzeugung einer
ausgangsseitigen Richtspannung, welche nachfolgend als
dynamischer Offset bezeichnet wird.

35 Eine beispielsweise durch das Übertragungsverfahren bedingte

Verschiebung der Signalmittenspannung in positiver oder negativer Richtung führt in der Regel zu einer Erzeugung des dynamischen Offsets.

5 Dieser dynamische Offset kann eine, der die Hochpassfunktion realisierenden Anordnung nachgeschaltete Anordnung durch eine offsetbedingte Verschiebung des Arbeitspunktes in ihrer Funktionsweise störend beeinflussen. Diese Beeinflussung tritt insbesondere dann auf, wenn die Geschwindigkeit der, zu einer
10 Datenübertragung genutzten unsymmetrischen, Signalfolge den Abbau des dynamischen Offsets, durch einen mindestens durch die Hochpassanordnung selbst bestimmten Eigenrückkehrvorgang, mit einer von der Dimensionierung abhängigen Zeitkonstante nicht zulässt.

5

Der Erfindung liegt somit die Aufgabe zugrunde, den dynamischen Offset zu reduzieren, um eine Verringerung des störenden Einflusses auf nachfolgende Verfahrensschritte zu erreichen.

20 Verfahrensseitig wird die Aufgabe dadurch gelöst, dass in jeder Impulspause eine Entladung der Kapazität um einen in Abhängigkeit von der Größe der Amplitude der eingangsseitigen Spannung des Hochpasses stehenden Betrages erfolgt.

25 Bei der Verarbeitung unsymmetrischer Signalfolgen durch eine Anordnung mit Hochpasscharakter kommt es zu einem unerwünschten Aufintegrieren der Spannungsimpulsfolgen am Hochpassausgang und somit zur Erzeugung des dynamischen Offsets. Zur Vermeidung dieses Offsets wird diesem Vorgang der Integration erfindungsgemäß gegengesteuert. Dazu wird jeweils in den Impulspausen eine, zumindest teilweise, Entladung der in der Anordnung mit Hochpasscharakter enthaltenen Hochpasskapazität durchgeführt. Die Intensität der Entladung wird dabei beispielsweise durch die Amplitude der eingangsseitigen
30 Spannung bestimmt.
35

In einer Ausgestaltung der Erfindung ist vorgesehen, dass die Entladung der Kapazität teilweise oder vollständig erfolgt.

5 In einer weiteren Ausgestaltung der Erfindung ist vorgesehen, dass die Entladung nach einer linearen oder nichtlinearen Kennlinie erfolgt.

Die Entladung der Hochpasskapazität kann je nach Vorgabe 10 vollständig oder nur teilweise erfolgen. Der Entladungsvorgang kann dabei gemäß einer linearen- oder nichtlinearen Kennlinienfunktion durchgeführt werden. Eine Entladung gemäß einer nichtlinearen Kennlinie erfolgt beispielsweise für den Fall, dass die Kapazität zur Offsetreduktion mit der Leitbahn eines Transistors überbrückt ist.

.5 Anordnungsseitig wird die Aufgabe dadurch gelöst, dass ein erster Eingang mit einem ersten Anschluss der Kapazität und einem ersten Anschluss eines steuerbaren Elementes verbunden ist, dass ein zweiter Anschluss der Kapazität und ein zweiter 20 Anschluss des steuerbaren Elementes mit einem ersten Ausgang und einem ersten Anschluss eines eine Widerstandsfunktion realisierenden Elementes verbunden ist. Ein zweiter Anschluss des eine Widerstandsfunktion realisierenden Elementes, ein zweiter Eingang und ein zweiter Ausgang sind dabei mit einem 25 Bezugspotential verbunden. Das steuerbare Element weist einen dritten Anschluss zur Einspeisung eines Steuersignals auf.

In einer aus mindestens einem Kondensator und einem eine 30 Widerstandsfunktion realisierendem Element bestehenden Hochpassanordnung ist der Kondensator durch zwei Anschlüsse eines steuerbaren Elementes überbrückt, wobei das steuerbare Element einen Anschluss zur Einspeisung einer Steuerspannung aufweist. Über diesen Steuereingang kann beispielsweise eine die Elektroden des Kondensators kurzschießende Funktionsweise 35 ein- oder ausgeschaltet werden. Das Einschalten dieser Funktionsweise ist dann beispielsweise für gesamte Dauer der

Impulspause oder nur eine bestimmte Zeitdauer innerhalb der Impulspause möglich. Außerdem kann die Entladung des Kondensators beispielsweise in Abhängigkeit von der Eingangsspannung der Anordnung nach einer Kennlinie gesteuert werden.

Die jeweils zweiten Anschlüsse des Eingangs, des Ausgangs und des eine Widerstandsfunktion realisierenden Elementes sind mit einem Bezugspotential verbunden, welches dem Massepotential oder einem anderen Spannungspotential entsprechen kann.

In einer besonderen Ausführung der Erfindung ist vorgesehen, dass das steuerbare Element ein Transistor ist.

Eine Realisierungsvariante für das steuerbare Element stellt der Einsatz eines FET-Transistors dar, dessen Source-Drain-Ströcke die Kapazität überbrückt und dessen Gate-Anschluss mit einem Steuersignal angesteuert wird.

In einer anderen Ausführungsform der Erfindung ist vorgesehen, dass das eine Widerstandsfunktion realisierende Element ein ohmscher Widerstand oder ein Transistor ist.

Das eine Widerstandsfunktion realisierende Element kann beispielsweise durch einen ohmschen Widerstand realisiert werden. Eine weitere Variante besteht in der Verwendung eines Bipolar- oder Unipolartransistors zur Realisierung der Widerstandsfunktion. Diese Variante kann beispielsweise dann zum Einsatz kommen, wenn eine Steuerung der Hochpasszeit im laufenden Betrieb erfolgen soll.

Die Erfindung soll nachfolgend anhand eines Ausführungsbeispiels näher erläutert werden. In den zugehörigen Zeichnungen zeigt

Fig. 1 eine Anordnung zur Umsetzung des erfindungsgemäßen

Verfahrens und

Fig. 2 eine erfindungsgemäße Anordnung, bei der als steuerbares Element ein Feldeffekttransistor eingesetzt wird.

In der Figur 1 ist eine Anordnung zur Umsetzung des erfindungsgemäßen Verfahrens gezeigt. Diese besteht aus einer einen Hochpass bildenden Kapazität 1 und beispielsweise einem Widerstand 2. Die Hochpassanordnung weist einen Eingang 3 und einen Ausgang 4 auf, deren jeweils erste Anschlüsse mit der Kapazität 1 verbunden sind. Der jeweils zweite Anschluss des Einganges 3 und des Ausganges 4 ist mit einem Bezugspotential verbunden, welches nicht zwingend das Massepotential sein muss. Erfindungsgemäß ist der Kondensator durch zwei Anschlüsse des steuerbaren Elementes 5 überbrückt, welches über einen Steuereingang mit der hier nicht näher dargestellten Steuerspannung 6 verbunden ist. Durch die Ansteuerung des steuerbaren Elementes wird dieses zwischen den die Kapazität überbrückenden Anschlüssen intern leitend und sorgt somit durch eine Entladung des Kondensators für eine Reduktion des dynamischen Offsets. Dabei ist durch die Ansteuerspannung gewährleistet, dass die Offsetreduktion nur in den Impulspausen erfolgt.

In der Figur 2 ist eine erfindungsgemäße Anordnung gezeigt, bei der als steuerbares Element ein Feldeffekttransistor eingesetzt ist. Auch in diesem Beispiel wird der Hochpass durch die Kapazität 1 und den Widerstand 2 gebildet, welche in üblicher Weise mit dem Eingang 3 und dem Ausgang 4 verbunden sind.

Das steuerbare Element 5 ist als ein, mit seiner Source-Drain-Strecke die Kapazität 1 überbrückender, Feldeffekttransistor 7 ausgebildet.

Diese Hochpassanordnung wird mit einem unsymmetrischen Signal

am Eingang 3 angesteuert. Es wird angenommen, dass durch die Lage des Eingangssignals während der Dauer eines Impulses die Kapazität 1 aufgeladen wird und ein Ladungsverschiebstrom durch die Kapazität fließt. Durch diesen Vorgang wird nicht nur wie gewünscht die Flanke des Impulses an den Ausgang übertragen, sondern durch die Aufladung der Kapazität 1, unter der Voraussetzung, dass der Eingangswiderstand einer mit dem Ausgang 4 verbundenen Anordnung eine Entladung der Ausgangsspannung nicht oder nicht in der hierfür notwendigen Zeit ermöglicht, auch ein ausgangsseitiger dynamischer Offset erzeugt.

Zu einer erfindungsgemäßen Reduzierung dieses Offsets wird über den Steuereingang 6 eine Steuerspannung an den Gateanschluss des Feldeffekttransistors 7 angelegt. Ist diese Steuerspannung in einem Bereich, so dass in Bezug zu dem am Eingang 3 aufgeprägten Arbeitspunkt eine Gate-Source-Spannung entsteht, durch welche die Source-Drain-Strecke des Feldeffekttransistors 7 leitend wird, beginnt ein die Kapazität 1 entladender Entladestrom über die Source-Drain-Strecke zu fließen. Durch eine Veränderung der Steuerspannung 6 und damit der Gate-Source-Spannung kann dieser Entladestrom gemäß der Kennlinie des Feldeffekttransistors 7 gesteuert werden. Durch die Steuerspannung ist somit sowohl die Intensität als auch die Dauer der Offsetreduktion steuerbar.

LIPPERT, STACHOW, SCHMIDT & PARTNER

Patentanwälte • European Patent Attorneys • European Trademark Attorneys
Krenkelstraße 3 • D-01309 Dresden
Telefon +49 (0) 3 51.3 18 18-0
Telefax +49 (0) 3 51.3 18 18 33

Ad-ak/ak

23. Februar 2004

11

5 Zentrum Mikroelektronik Dresden AG
01109 Dresden

10 Verfahren und Anordnung zur Reduktion eines dynamischen
Offsets bei der Verarbeitung unsymmetrischer Signalfolgen

Bezugszeichenliste

- 15 1 Kapazität
2 widerstandsbildendes Element
3 Eingang
4 Ausgang
5 steuerbares Element
20 6 Steuereingang
7 Feldeffekttransistor

LIPPERT, STACHOW, SCHMIDT & PARTNER
 Patentanwälte • European Patent Attorneys • European Trademark Attorneys
 Krenkelstraße 3 • D-01309 Dresden
 Telefon +49 (0) 3 51.3 18 18-0
 Telefax +49 (0) 3 51.3 18 18 33

Ad-ak/ak

23. Februar 2004

5 Zentrum Mikroelektronik Dresden AG
01109 Dresden

10 Verfahren und Anordnung zur Reduktion eines dynamischen
 Offsets bei der Verarbeitung unsymmetrischer Signalfolgen

Patentansprüche

- 15 1. Verfahren zur Reduktion eines dynamischen Offsets bei der
 Verarbeitung unsymmetrischer Signalfolgen, wobei eine aus
 Impulsen und Impulspausen bestehende Signalfolge einer
 Hochpassfilterung mittels einer Kapazität
 enthaltenden Hochpasses unterzogen wird, dadurch
 gekennzeichnet, dass in jeder Impulspause eine Entladung
 20 der Kapazität (1) um einen in Abhängigkeit von der Größe
 der Amplitude der eingangsseitigen Spannung des Hochpasses
 stehenden Betrages erfolgt.
- 25 2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass
 die Entladung der Kapazität (1) teilweise oder vollständig
 erfolgt.
- 30 3. Verfahren nach Anspruch 1 und 2, dadurch gekennzeichnet,
 dass die Entladung nach einer linearen oder nichtlinearen
 Kennlinie erfolgt.
- 35 4. Anordnung zur Reduktion eines dynamischen Offsets bei der
 Verarbeitung unsymmetrischer Signalfolgen durch einen Kapazität
 enthaltenden Hochpass, dadurch gekennzeichnet,

dass ein erster Eingang mit einem ersten Anschluss der Kapazität (1) und einem ersten Anschluss eines steuerbaren Elementes (5) verbunden ist, dass ein zweiter Anschluss der Kapazität (1) und ein zweiter Anschluss des steuerbaren Elementes (5) mit einem ersten Ausgang und einem ersten Anschluss eines eine Widerstandsfunktion realisierenden Elementes (2) verbunden ist, dass ein zweiter Anschluss des eine Widerstandsfunktion realisierenden Elementes (2), ein zweiter Eingang und ein zweiter Ausgang mit einem Bezugspotential verbunden sind und dass das steuerbare Element (2) einen dritten Anschluss (6) zur Einspeisung eines Steuersignals aufweist.

- 5 5. Anordnung nach Anspruch 4, dadurch gekennzeichnet, dass das steuerbare Element (5) ein Transistor (7) ist.
- 20 6. Anordnung nach Anspruch 4, dadurch gekennzeichnet, dass das eine Widerstandsfunktion realisierende Element (2) ein ohmscher Widerstand oder ein Transistor ist.

Fig. 1.

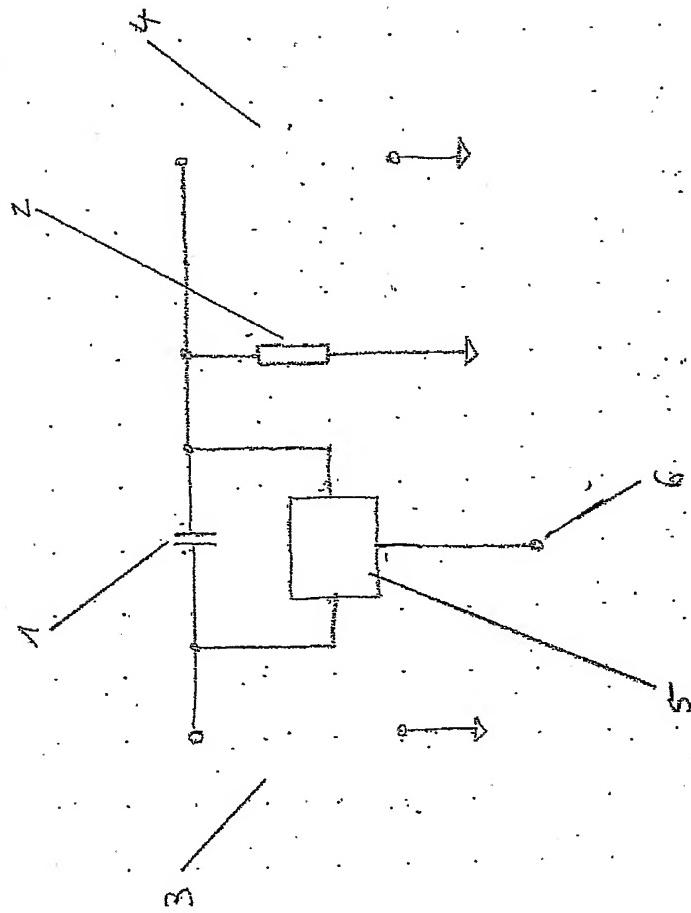


Fig. 2

